

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-203213

(43)Date of publication of application : 09.08.1996

(51)Int.Cl. G11B 20/12
G11B 20/12
G11B 20/10
G11B 20/18
G11B 20/18
H04N 5/92
H04N 7/30

(21)Application number : 07-009535 (71)Applicant : HITACHI LTD
(22)Date of filing : 25.01.1995 (72)Inventor : HATANAKA YUJI
OKAMOTO HIROO
OWASHI HITOAKI

(54) DIGITAL SIGNAL RECORDING APPARATUS

(57)Abstract:

PURPOSE: To obtain a digital signal recording apparatus by which a new input bucket can be surely discriminated even when the number of recording buckets per unit time is variable by recording an ID, a bucket flag and the like according to the number of buckets so as to be added to bucket information to be recorded via a storage circuit which is reset as required.

CONSTITUTION: In an input processing circuit 2, the bucket structure or the like of input digital compressed bucket information is judged, and the bucket information is recorded on a magnetic tape 8 via a storage circuit 4 which is reset in every truck or the like by a reset circuit 17. When the information is recorded, a recording processing circuit 5 adds a flag indicating an effective bucket to an empty region for

control information 250 in addition to an ID 41 indicating the number of buckets form an ID generation circuit 11 based on the output of the circuit 2, to the control information 250 at the head part of a bucket and to a parity 45 for error correction on the basis of an error correction processing operation by the circuit 5. A new input bucket can be surely discriminated even when the number of buckets is variable on the basis of the flag of the information 250 even when the ID 41 is read out erroneously by this recording format.

LEGAL STATUS

[Date of request for examination]	30.03.1998
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3282425
[Date of registration]	01.03.2002
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	01.03.2006

CLAIMS

[Claim(s)]

[Claim 1] In the digital signal recording device which records the digital signal of n packet units (n is the natural number) on a record medium for every specific period m packets (m is the natural number and the adjustable number of $m \leq n$) are inputted in the above-mentioned specific period. The packet information which shows that there is nothing at m packets which showed that they were m packets inputted in the above-mentioned specific period, or were inputted in the above-mentioned specific period The digital signal recording device characterized by what it replaces with a part of above-mentioned digital signal, and records on the above-mentioned record medium, or it adds to the above-mentioned digital signal, and is recorded on the above-mentioned record medium.

[Claim 2] An input means to input the digital signal of the above-mentioned packet unit in a digital signal recording apparatus according to claim 1, A packet information generation means to generate the above-mentioned packet information whenever the above-mentioned input means inputs the digital signal of the above-mentioned packet unit, A storage means to store temporarily the above-mentioned digital signal inputted with the above-mentioned input means, The digital signal recording device characterized by consisting of a record means to record the signal memorized by the above-mentioned storage means on the above-mentioned record medium, and a resetting means which resets the above-mentioned packet information memorized by the above-mentioned storage means for every above-mentioned specific period.

[Claim 3] It is the digital signal recording apparatus characterized by for the above-mentioned digital signal consisting of control information which is the information relevant to digital information and the above-mentioned digital information in a digital signal recording apparatus according to claim 2, having a control information conversion means for transposing a part or all of the above-mentioned control information to the above-mentioned packet information, and memorizing the output signal of the above-mentioned control information conversion means for the above-mentioned storage means.

[Claim 4] In a digital signal recording apparatus according to claim 1 the above-mentioned digital signal An input means to consist of control information which is the information relevant to digital information and the above-mentioned digital information, and to input the digital signal of the above-mentioned packet unit, A storage means to store temporarily the above-mentioned digital information and the above-mentioned control information which were inputted with the above-mentioned input means, A control information set means to change the signal of the storage region of the above-mentioned control information of the above-mentioned storage means into a specific value in advance of the input of the above-mentioned digital signal, The digital signal recording device characterized by memorizing the above-mentioned control information for the above-mentioned storage means as it is when it consists of a record means to record the signal memorized by the above-mentioned storage means on the above-mentioned record medium and the above-mentioned input means inputs the above-mentioned digital signal.

[Claim 5] It is the digital signal recording apparatus characterized by being the frame information or truck information about the output unit with which the above-mentioned control information outputted the above-mentioned digital signal to the above-mentioned input means in the digital signal recording apparatus according to claim 4.

[Claim 6] In the digital signal recording device which records the digital signal of n packet units (n is the natural number) on a record medium for every specific period m packets (m is the natural number and the adjustable number of $m \leq n$) are inputted in the above-mentioned specific period. The m above-mentioned digital signals inputted

into the packet record section to the m -th on the above-mentioned record medium are recorded. The digital signal recording device characterized by recording one of the inputted packets to [above-mentioned] m pieces on the record section of the packets from the $m+1$ st on the above-mentioned record medium to the n -th.

[Claim 7] An input means to input the digital signal of the above-mentioned packet unit in a digital signal recording apparatus according to claim 6, the packet which counts the number of the above-mentioned packets inputted into the above-mentioned input means -- counting -- with a means A storage means to store temporarily the above-mentioned digital signal inputted with the above-mentioned input means, It consists of an address control means which controls the address of the above-mentioned storage means, and a record means to record the signal memorized by the storage means on the above-mentioned record medium. The above-mentioned address control means When reading a signal from the above-mentioned storage means to the above-mentioned record means, are packet reading to [above-mentioned] the m -th, and at the time It is the digital signal recording device characterized by controlling to read the packet storage region to m written-in pieces, being packet reading from No. $m+1$ to the n -th, and controlling to read the packet of one of the m written-in pieces at the time.

[Claim 8] In the digital signal recording apparatus according to claim 1, the parity for error detection in the above-mentioned digital signal is added. Whether an error is in the digital signal of a packet unit inputted by the above-mentioned parity Or when it judges that correction is impossible, The digital signal recording device characterized by recording the above-mentioned packet information which shows that there is nothing at m packets which did not record the above-mentioned packet information which shows that they are m packets inputted in the above-mentioned specific period on the above-mentioned record medium, or were inputted in the above-mentioned specific period on the above-mentioned record medium.

[Claim 9] An input means to input the digital signal of the above-mentioned packet unit in a digital signal recording apparatus according to claim 8, A packet information generation means to generate the above-mentioned packet information whenever the above-mentioned input means inputs the digital signal of the above-mentioned packet unit, An error detection means to perform correction or detection of the error of the above-mentioned digital signal using the above-mentioned parity inputted with the above-mentioned input means, A storage means to store temporarily the above-mentioned digital signal to which an error correction or detection was carried out with the above-mentioned error detection means, A record means to record the signal memorized by the above-mentioned storage means on the above-mentioned record medium, It consists of a resetting means which resets the above-mentioned packet information memorized by the above-mentioned storage means for every above-mentioned specific period. The above-mentioned packet information generation means or [that an error is in the above-mentioned digital signal with the above-mentioned

error detection means] -- or the digital signal recording device characterized by not generating the above-mentioned packet information when it is judged that correction is impossible.
 [Claim 10] In a digital signal recording apparatus according to claim 8 the above-mentioned digital signal An input means to consist of control information which is the information relevant to digital information and the above-mentioned digital information, and to input the digital signal of the above-mentioned packet unit, An error detection means to perform correction or detection of the error of the above-mentioned digital signal using the above-mentioned parity inputted with the above-mentioned input means, A storage means to store temporarily the above-mentioned digital information and the above-mentioned control information to which an error correction or detection was carried out with the above-mentioned error detection means, A control information set means to change the signal of the storage region of the above-mentioned control information of the above-mentioned storage means into a specific value in advance of the input of the above-mentioned digital signal, When it consists of a record means to record the signal memorized by the above-mentioned storage means on the above-mentioned record medium and the above-mentioned input means inputs the above-mentioned digital signal, When there is no error in the above-mentioned digital signal by the above-mentioned error detection means or an error correction is performed, or [that an error is in the above-mentioned digital signal with the above-mentioned error detection means by memorizing the above-mentioned control information for the above-mentioned storage means as it is] -- or the digital signal recording device characterized by not memorizing the above-mentioned control information for the above-mentioned storage means when it judges that correction is impossible.

[Claim 11] or [that an error is in the above-mentioned digital signal by the above-mentioned parity in a digital signal recording apparatus according to claim 8] -- or the digital signal recording apparatus characterized by transposing the digital signal of a packet judged that correction is impossible to the digital signal of a packet with which there is no error or the error correction was performed, and recording it on the above-mentioned record medium.

[Claim 12] The digital signal recording apparatus characterized by what it has a data-conversion means for transposing the above-mentioned digital signal to a specific signal, and the signal of a packet judged that there is nothing at m packets inputted in the above-mentioned specific period is transposed to the above-mentioned specific signal, and is recorded on the above-mentioned record medium in a digital signal recording apparatus given in any 1 of claim 1 - claim 5 or claim 8 - claims 10.

[Claim 13] In the digital signal recording device which records the digital signal of n packet units (n is the natural number) on a record medium for every specific period m packets (m is the natural number and the adjustable number of $m \leq n$) are inputted in the above-mentioned specific period. [whether a part of above-mentioned digital signal of the packet of the m-th, the m+1st, or the m+1st henceforth is replaced with

the terminate signal which shows input termination, and it records on the above-mentioned record medium, and] Or the digital signal recording device characterized by what the above-mentioned terminate signal is added to the above-mentioned digital signal, and is recorded on the above-mentioned record medium.

[Claim 14] It is the digital signal recording apparatus characterized by having a control information conversion means for the above-mentioned digital signal consisting of control information which is the information relevant to digital information and the above-mentioned digital information in a digital signal recording apparatus according to claim 13, and transposing a part or all of the above-mentioned control information to the above-mentioned terminate signal.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to a suitable recording apparatus to record the digital compression video signal transmitted especially per packet about the digital signal recording apparatus which records a digital signal.

[0002]

[Description of the Prior Art] The digital signal recording device which records a digital compression video signal on a magnetic tape using a rotary head is indicated by JP,5-174496,A. It is possible to record the digital compression video signal of the packet unit from a transmitter 160 received with the receiver 161, and to reproduce by the transmission system shown in drawing 16 , using this equipment.

[0003] drawing 16 -- setting -- 160 -- a transmitter and 161 -- a receiver and 162 -- a recording device and 163 -- an image output terminal and 164 -- a compression circuit and 165 -- for a demodulator circuit and 168, as for a switch and 170, an error detection circuit and 169 are [a coding network and 166 / a modulation circuit and 167 / an expanding circuit and 175] the information sources. In this system, digital compression is performed for the digital information memorized by the information source 175 of a transmitter 160 using the compression circuit 164, and the parity for error detection and correction is added by the coding network 165, and modulation processing is performed and it transmits in a modulation circuit 166. In a receiver 161, it restores to the signal received in the demodulator circuit 167, and detection of an error and correction are performed in the error detection circuit 168. When recording on a recording device 162, delivery record is performed for error detection and the corrected signal to a signal line 172. When seeing the image recorded [switch / 169] on the recording apparatus 162 in the output 172 of the error detection circuit 168

when the received image was seen directly, the output 173 of a recording apparatus is chosen for a switch 169, and each signal is sent to the expanding circuit 170. In the expanding circuit 170, the signal compressed in the compression circuit 164 is returned to the video signal of a radical, and it outputs from the image output terminal 163. In addition, since the signal memorized by the information source 175 becomes unnecessary when it is compressed beforehand, the dotted line has shown the compression circuit 164.

[0004]

[Problem(s) to be Solved by the Invention] Since the receiver 161 connected to a transmitter 160 generally has more than one, when transmitting a signal, the identification code for some specific receivers, a hour entry, etc. are added, and it is the time interval of arbitration and outputs burstily per packet. Therefore, the number of packets transmitted to per unit time amount serves as adjustable.

[0005] Moreover, the above-mentioned transmission digital compression signal has possibility that a transmission error will arise, for a noise etc. at the time of transmission, therefore, generally the error correcting code for error detection and correction is added by the coding network 165. When it is judged that correction is impossible in the error detection detector 168 of a receiver 161, the number of packets per [which may suspend an output to a signal line 172, may make the signal of the packet a non-signal, and is outputted to a signal line 172] unit can consider changing further. In this case, about the packet by which an output halt was carried out, it can detect that the packet has fallen out now from the hour entry added to the packet before and behind that.

[0006] With equipment, it is not taken into consideration conventionally [above-mentioned] about the case where the number of packets recorded on per unit time amount is adjustable. Therefore, when m packets are inputted by the k -th unit time amount and the packet of n ($n < m$) individual is inputted by the $k+1$ st unit time amount, in the $k+1$ st unit time amount, as for the packet for a $m-n$ individual, the k -th packet will be recorded as it is.

[0007] Moreover, outputting the detection result in the error detection circuit 168 to a recording device 162 as a flag, as the signal line 174 showed is also considered. Furthermore, as a cure of the transmission error of a receiver 161 and a recording device 162, a coding network 180 is formed and it is also considered like that parity is newly added to the signal which was shown in drawing 17 and which is outputted to a signal line 181.

[0008] With equipment, it is not taken into consideration about the response to these flags, parity, etc. conventionally [above-mentioned].

[0009] The object of this invention is to offer the digital signal recording device which can respond when the number of packets recorded on per unit is adjustable, and also when the flag which shows the error situation under transmission is added and transmitted.

[0010]

[Means for Solving the Problem] In the digital signal recording device with which the above-mentioned object records the digital compression video signal of a packet unit. An input means to input the digital signal of a packet unit, and a packet information generation means to generate the above-mentioned packet information whenever the above-mentioned input means inputs the digital signal of the above-mentioned packet unit. A storage means to store temporarily the above-mentioned digital signal inputted with the above-mentioned input means. It can attain by establishing a record means to record the signal memorized by the above-mentioned storage means on the above-mentioned record medium, and the resetting means which resets the above-mentioned packet information memorized by the above-mentioned storage means for every specific period.

[0011] Moreover, when the digital signal inputted consists of control information which is the information relevant to digital information and digital information, in advance of the input of a digital signal, a control information set means to change the signal of the storage region of the above-mentioned control information of the above-mentioned storage means into a specific value may be established.

[0012] Moreover, an error detection means to perform correction or detection of the error of the above-mentioned digital signal using the parity inputted with the input means may be established.

[0013]

[Function] The packet information on the part which was not inputted becomes [being reset with as, and] by performing the input of a digital signal, and the writing of packet information by the resetting means, once it resets all the packet information in a unit period. Since the packet information generated by the packet information generation means is written in, the packet information on the inputted part becomes possible [ensuring discernment of an effective packet and an invalid packet].

[0014] Moreover, by carrying out the writing of digital information and control information to reverse with a control information set means, after rewriting to the specific value which originally does not use control information, the control information of the field which was not inputted is that used as as [a specific value], and can perform discernment of an effective packet and an invalid packet similarly.

[0015] Moreover, the packet judged that there is an error by the error detection means becomes possible [preventing being outputted as an effective packet at the time of playback] by performing the same processing as the invalid packet which was not inputted.

[0016]

[Example] Hereafter, the example of this invention is explained using a drawing.

[0017] Drawing 1 is the block diagram showing the configuration of the digital signal recording apparatus concerning the 1st example which used this invention. This equipment is equivalent to the recording device 162 shown by drawing 16 and drawing

17 . drawing 1 -- setting -- 1 -- a signal input terminal and 2 -- an input-process circuit and 3 -- a selection circuitry and 4 -- a store circuit and 5 -- a record processing circuit and 6 -- record amplifier and 7 -- a rotary head and 8 -- for an address control circuit and 11, as for a servo circuit and 13, ID generation circuit and 12 are [a magnetic tape and 9 / a control information addition circuit and 10 / a timing generation circuit and 17] reset circuits.

[0018] Moreover, drawing 2 is the record pattern of the signal recorded on a magnetic tape 8, and, as for the postamble of each record section, and 25 and 29, for the data storage area where 23 records additional information record sections, such as a sound signal, and 27 records a digital compression video signal, the sub-code record section where 31 records sub-codes, such as a hour entry and program information, and 22, 26 and 30, the gap between each field, and 21 and 33 are [the preamble of each record section, and 24, 28 and 32] the margins of a truck edge. Thus, each field can be independently postrecorded by preparing the preamble, the postamble, and the gap in each field. Of course, signals other than a sound signal and a digital compression video signal may be recorded on the additional information record section 23 and a data storage area 27.

[0019] The block structure of the signal recorded on drawing 3 by the data storage area is shown. 1 block consists of data 195 which consist of 4 (4 bytes) or 195 bytes of ID which shows the synchronizing signal (2 bytes) which shows the head of a block, packet structure, etc., and 9 bytes of parity for error corrections. Moreover, drawing 4 shows the configuration of ID41 and consists of parity for error detection of 47 or 8 bits of ID data of 46 or 8 bits of frame addresses of 45 or 8 bits of track addresses of 44 or 6 bits of 2 bits of field codes.

[0020] First, actuation of the equipment of drawing 1 is explained.

[0021] From the signal input terminal 1, from the receiving set 161 shown in drawing 16 , a digital compression video signal with the packet structure mentioned later is inputted, packet structure etc. is judged in the input-process circuit 2, and it memorizes through a selection circuitry 3 in a store circuit 4. Although the digital compression video signal inputted is transmitted per packet in that case, the number of packets transmitted to per unit time amount serves as adjustable rather than is fixed. Then, unit time amount (time amount which 180 degrees of rotary heads rotate with this equipment.) It is called one truck. The number of the packets transmitted to a hit is recorded on the ID data 47, and it is made to become controllable so that an unnecessary signal may not be outputted at the time of playback. The input-process circuit 2 carries out counting of the number of the packets transmitted in 1 truck, and sends it to ID generation circuit 11. After parity 43 is added in the record processing circuit 5, and the signal memorized in the store circuit 4 adds ID41 and the synchronizing signal 40 which were generated further in ID generation circuit 11 and performs modulation processing, it is recorded on a magnetic tape 8 by the rotary head 7 through the record amplifier 6.

[0022] As mentioned above, although it corresponds by recording the number of packets on the ID data 47 to the number of input packets of one truck being adjustable, by error etc., the ID data 47 may be detected incorrect at the time of playback, and the number of the packets to output may be mistaken at it. In the time of record, since only the inputted signal is memorized in a store circuit 4, but the signal inputted into the before truck when there were few input packets than a before truck remains as it is and it is recorded on a magnetic tape 8, when such an error arises at the time of playback, the signal of the truck before the above will be outputted. So, with this equipment, the effectiveness for every packet can be judged by recording the packet flag which shows that it was inputted for every packet at the time of playback. This packet flag is explained.

[0023] (a) shows the packet structure of the digital compression video signal outputted from a receiving set 161 to drawing 5 - drawing 8 . With this equipment, the response in record of a digital compression video signal with the packet structure of varieties is enabled.

[0024] With the packet structure of drawing 5 , it consists of 195 bytes per one packet, and 3 bytes of head is the control information 50 which shows the content of data, chart lasting time, copy control information, etc. In this case, since the byte count of one packet is equal to the number of data per block shown in drawing 3 , 195 bytes of data including 3 bytes of control information 50 are recorded as 1 block. However, since there is a free space in control information 50, the packet flag described above here is written in. Consequently, 3 bytes of head of the data [in / like / drawing 3] 42 shown in drawing 5 (b) is recorded as control information 250 containing a packet flag.

[0025] Record timing is shown in drawing 9 . One period, a rotary head 7 shows the time amount rotated one time, it is generated in the timing generation circuit 13, and, as for the truck recognition signal 100, the rotational frequency of a rotary head 7 is controlled by the servo circuit 12. This drawing shows actuation when the input of four packets was performed in three packets and the truck section 2 in the truck section 1 and is performed in two packets and the truck section 4 in seven packets and the truck section 3. Moreover, the store circuit 4 has two banks and the writing of the input signal which minded the selection circuitry 3 for every truck, and the readout to the record processing circuit 5 are performed by turns. In drawing 9 , RAM-A and RAM-B are equivalent to one bank, respectively, RAM-A writes in in the truck sections 1 and 3, and RAM-B reads, and RAM-A reads in the truck sections 2 and 4, and RAM-B serves as writing.

[0026] The number of packets inputted is counted with the packet counter 101 (cleared by 0 at the head of each truck) of the input-process circuit 2. Moreover, it writes in, whenever a packet is inputted, and the packet flag 103 is generated in the input-process circuit 2, is added to control information 50 by the control information addition circuit 9, and acquires control information 250. In the timing control

information 50 is remembered to be in a store circuit 4, by choosing the control information addition circuit 9, control information 250 replaces control information 50, and a selection circuitry 3 is memorized. A packet flag will be added only to the newly inputted new packet by clearing all packet flags for every truck by the reset circuit 17. In the next truck section, although the readout to the record processing circuit 5 is performed, when reading the part which exceeded the inputted number of packets, since the packet flag is not added, it becomes possible [identifying the old packet memorized before the front truck, and a new packet]. Then, it is recorded on a magnetic tape 8 through the same processing as other data. In addition, like 105 of drawing 9 , reset of a packet flag may clear the part about the packet flag of control information 250 immediately, may establish the clear section in the last of each truck like 106 after read-out of each packet, and may reset the packet flag to all packets. At the time of playback, the packet to output and the packet which is not outputted are thoroughly discriminable by detecting the control information 250 for every packet. Furthermore, compared with the decision only by the number of effective packets of ID41 shown in drawing 5 (b) since error detection and correction are [like] possible by parity 43 grade, dependability of control information 250 improves extremely.

[0027] The hour entry 3 drawing 6 indicates the time amount to which 4 bytes of control information 50 has been transmitted to be shows the case where 3 bytes and packet data are inputted by 188 bytes a total of 195 bytes. Since the packet byte count and the block byte count are in agreement also in this case, it records as 1 packet =1 block. Moreover, a packet flag should just perform the same processing as the case of drawing 5 by writing in into control information 251.

[0028] Drawing 7 shows the case where one packet is constituted from a total of 144 bytes of 3 bytes of hour entry 52, 1 byte of control information 78, and 140 bytes of packet data 79. In this case, since a packet byte count differs from a block byte count, four packets are recorded on the appearance shown in this drawing (b) over 3 blocks. In that case, 3 bytes of control information 50 is placed at the head of the data of each block like drawing 5 , and 144 bytes of data are arranged to the remaining fields for 192 bytes. A packet flag assigns one flag to each packet by writing in control information 70, 71, 72, and 73. A packet flag is written in a store circuit 4 by judging the write-in timing of each control information in the 1st block, the 2nd block, and the 3rd block, and controlling a selection circuitry 3 by the timing generation circuit 13.

[0029] Drawing 8 shows the case where one packet is constituted from a total of 78 bytes of the 4 bits frame information 80, the 4-bit truck information 81, and 77 bytes of packet data 82. In this case, five packets are recorded over 2 blocks. In that case, the control information 50 for every block is not recorded, but 78 bytes of data are arranged to 2 blocks in order. Since the control information 83-87 in drawing 8 (b) is the frame information 80 and the truck information 81 in this drawing (a), it cannot add a packet flag here. Then, in the flag reset 105 in drawing 9 , or 106, it writes in

the specific value which cannot exist control information 83 – 87 grades actually using a reset circuit 17. In packet flag writing, the inputted signal is memorized to a store circuit 4 as it is. Since the frame information 80 and the truck information 81 over an old packet are recorded on a magnetic tape 8 as a specific value by this, it becomes possible by detecting the abnormalities of the frame information 80 and the truck information 81 at the time of playback to identify an effective packet and an invalid packet.

[0030] As stated above, dependability can be improved from the case where only ID41 which shows the number of input packets is used, by recording the flag which identifies the newly inputted packet and the old packet inputted before to each packet. Moreover, since this flag is [be / since / it needs to be added to each packet,] unusable when ID41 added one piece to 1 block is used for it, and recording a signal with the packet structure shown by drawing 7 and drawing 8 , control information must be used for it like this invention.

[0031] Moreover, how to carry out multiplex writing of the inputted packet to the record section of the packet not to be inputted is also considered, without using a packet flag. Hereafter, this approach is explained as the 2nd example.

[0032] Drawing 10 is the block diagram showing the configuration of the digital signal recording apparatus concerning the 2nd example which used this invention. This equipment performs multiplex writing by counting the number of packets inputted between 1 trucks, being reading of the store circuit 4 of the part which exceeded the number, sometimes controlling the address control circuit 10 by the number counting circuit 110 of packets, and reading the already inputted signal of a packet again.

[0033] Drawing 11 is the timing chart showing record actuation of the equipment of drawing 10 , and is a thing when the packet input of the same number as the case of drawing 9 is performed. Supposing three packet inputs are performed in the truck section 1, it will be counted by the number and it will be held by the packet counting circuit 110. Three packets are memorized simultaneously in a store circuit 4. A readout is performed in the next truck section 2. they are three packet readings in that case -- carrying out -- although carried out by being usually alike, it is already reading by control of the address control circuit 10 after the 4th piece -- three packets carried out are read again. By drawing 11 , the part currently written to be * shows this re-readout in the truck section 2 of RAM-A104. in addition, it is this reading -- carrying out -- the last packet [3rd] is repeated and it is reading -- you may carry out, it may return to the 1st packet, and you may repeat with the 2nd piece and the 3rd piece again. hereafter, in three between trucks, since two packet inputs are performed, it is reading of the truck section 4 -- carrying out -- the 3rd piece or subsequent ones is re-readings, and it is operating.

[0034] Since only an effective packet is outputted, a problem stops as mentioned above, arising, even if it incorrect-detects the ID information 41 and mistakes the number of outputs at the time of playback by carrying out multiplex writing only of the

inputted packet not using a packet flag. Furthermore, since the output of a part by which multiplex writing was carried out is attained even if one packet part causes poor playback, since multiplex writing of the same packet signal is carried out, dependability can be raised further. Moreover, the need of processing reset of the packet flag at the time of record etc. is lost.

[0035] Moreover, by this system, like, since [which was shown in drawing 17] it corresponds to the transmission error between a receiver 161 and a recording device 162, a coding network 180 is formed, and also when the parity for error corrections is added and transmitted, it thinks. Drawing 12 is the block diagram showing the configuration of the digital signal recording apparatus concerning the 3rd example for corresponding in this case, and adds the error detection circuit 120 to the equipment of drawing 1 . In this case, when the error of an input packet is detected in the error detection circuit 120, it is necessary to stop the writing to the store circuit 4 of a packet flag, and to process as an invalid packet.

[0036] Drawing 13 is the timing chart having shown record actuation of drawing 12 , and is a thing at the time of the same number of input packets as drawing 9 . However, it is shown the place smeared away black among the packets shown in the packet input 101 that 130 and 134 are the error detection circuits 120, and are the packet by which the error which cannot be corrected was detected. In case a bad packet 130 is written in a store circuit 4, it stops controlling the control information addition circuit 9 from the error detection circuit 120, and adding a packet flag to control information. Drawing 13 shows a halt of addition of 131 shown with the broken line of this packet flag in the write-in packet flag 103. Since the packet flag to the packet of 132 which is reading of RAM-A in the truck section 2, and was shown by the thick wire in 104 by this is not added (133 which is reading and was shown with the broken line in the packet flag 107), it can discriminate from an invalid packet at the time of playback, and it becomes possible to suspend an output. Similarly, processing shown by 135-137 is performed also to the bad packet 134 inputted in the truck section 2. Moreover, the number except the number of the bad packets detected from the inputted number of packets in the error detection circuit 120 is recorded on ID41 by the control information addition circuit 9.

[0037] Moreover, like drawing 12 , by the case where the parity for error corrections is added and transmitted, drawing 14 is the block diagram showing the configuration of the digital signal recording apparatus concerning the 4th example when not using a packet flag, and adds the error detection circuit 120 to the equipment of drawing 10 . In this case, when a bad packet is detected in the error detection circuit 120, it is necessary to stop the writing to a store circuit 4. Drawing 15 is the timing chart having shown the record actuation in this case. The black packets 150 and 151 show the bad block detected in the error detection circuit 120 like drawing 13 . the case where an error correction is judged to be impossible in the error detection circuit 120 -- the packet of the number counting circuit 110 of packets -- counting is stopped,

the address control circuit 10 is controlled simultaneously and renewal of a packet address is stopped. Thereby, the writing of the following packet will be overwritten by the field to which the bad packet was memorized, flies a bad packet, and writing is made. Simultaneously, since the number also excluding [the number of packets of ID41] the part of a bad packet is recorded, a bad packet becomes possible [recording] as a result as what was not inputted. Thereby, the output of the bad packet detected in the error detection circuit 120 can be prevented thoroughly.

[0038] Moreover, in this system, like, also when [which was shown with the broken line 174 of drawing 16] a correction impossible flag is inputted from the error detection circuit 168 of a receiver 161, it thinks. In this case, what is necessary is to add the result of the correction impossible flag from the above-mentioned error detection circuit 168 to a detection result from the error detection circuit 120 in drawing 12 and drawing 14 , and just to perform same processing.

[0039] Moreover, although [the 1st example] a packet flag is written in a store circuit 4 whenever it resets the packet flag for every truck and a packet is inputted. When a part or all of control information is set to the specific value and a packet is normally inputted into reverse as this for every truck, the same effectiveness can completely be acquired also by overwriting the inputted control information as it is in a store circuit 4. In this case, at the time of playback, when the control information of a packet judged to be poor by the non-inputted part or the error detection circuit 120 has a specific value, it can be judged that it is an invalid packet.

[0040] Moreover, although a part of inputted control information was used as a packet flag in the 1st example and 3rd example, when the field which inserts a packet flag on a magnetic tape is securable, a packet flag may be added and recorded on each packet data. In this case, what is necessary is for a selection circuitry 3 to become unnecessary, and to write in the immediate memory circuit 4 from the control information addition circuit 9, or just to add it using ID generation circuit 11.

[0041] Moreover, the above processing may not be performed but an end flag may be recorded on the control information of the next invalid packet of the effective packet of the last in each truck, or the last effective packet. . For example, in the timing chart of drawing 16 , the control information addition circuit 9 is used for a part of control information of the effective packets 300, 302, and 304 of the last in the packet readout of RAM, or the packet of invalid packets 301, 303, and 305, and a flag is added. In addition, a part of control information of the signal which performed this processing like addition of a packet flag using the selection circuitry 3 in the circuit of drawing 1 , or was read from the store circuit 4 using ID generation circuit 11 may be transposed to an end flag. Furthermore, the packet data (for example, 301, 303, 305) of the next invalid packet of the effective packet of the last in each truck may be rewritten to specific data. Since decision whether it is the last truck is difficult at the time of the writing to a store circuit 4, the above-mentioned method of being reading from a store circuit 4 and sometimes operating it can perform easily. The beginning of

the last of an effective packet field or an invalid packet field is detectable by distinguishing these end flags and specific data at the time of playback. In addition, when the maximum number of packets recordable on a truck is inputted, end flag record of the next invalid packet of the last effective packet or rewriting to specific data is not performed. Moreover, when the last input packet is judged to be a bad packet by the error detection circuit 120, the effective packet before that is processed as the last packet like processing of drawing 16 and a packet 150.

[0042] In addition, although clearing all the packet data areas of a store circuit 4 is also considered in advance of the input of every ** truck and a packet as the discernment approach of an effective packet and an invalid packet. Although it is only adding a packet flag and the packet signal 51 was recorded as it was about the invalid packet in the 1st example and 3rd example moreover it is better to use this invention since the count of access of a store circuit 4 increased extremely. In an invalid packet, after changing the packet signal 51 into a specific signal, you may record. Thereby, the dependability of discernment of an effective packet and an invalid packet can be improved further.

[0043] In addition, although the case where it recorded on a magnetic tape was made into the example and explained above, when a disk etc. is used, this invention can be carried out similarly. In this case, what is necessary is to consider as the period of disk 1 revolution, or just to consider as 1 image frame period as a truck period. Moreover, although the receiver 161 and the recording device 162 were used as another equipment, a demodulator circuit 167 and the error detection circuit 168 may be formed into a recording device 162.

[0044]

[Effect of the Invention] When the number of packets recorded on per unit time amount is adjustable in the equipment which records the digital compression video signal of a packet unit according to this invention, it can identify certainly whether it is the newly inputted packet, and the output of reproductive abnormality data can be prevented. Moreover, since the packet by which the error was detected can be processed as an invalid packet also when the flag which shows the error situation under transmission is added and transmitted, actuation by the transmission error can be prevented.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the digital signal recording apparatus concerning the 1st example of this invention.

[Drawing 2] It is the block diagram showing a record format of this digital signal recording device.

[Drawing 3] It is the block diagram showing a block format.

[Drawing 4] It is the block diagram showing a format of ID.

[Drawing 5] They are the packet block diagram of the 1st input data, and a block block diagram when recording.

[Drawing 6] They are the packet block diagram of the 2nd input data, and a block block diagram when recording.

[Drawing 7] They are the packet block diagram of the 3rd input data, and a block block diagram when recording.

[Drawing 8] They are the packet block diagram of the 4th input data, and a block block diagram when recording.

[Drawing 9] It is the timing chart showing record actuation of the equipment of drawing 1 .

[Drawing 10] It is the block diagram showing the configuration of the digital signal recording apparatus concerning the 2nd example of this invention.

[Drawing 11] It is the timing chart showing record actuation of the equipment of drawing 10 .

[Drawing 12] It is the block diagram showing the configuration of the digital signal recording apparatus concerning the 3rd example of this invention.

[Drawing 13] It is the timing chart showing record actuation of the equipment of drawing 12 .

[Drawing 14] It is the block diagram showing the configuration of the digital signal recording apparatus concerning the 4th example of this invention.

[Drawing 15] It is the timing chart showing record actuation of the 1st of the equipment of drawing 14 .

[Drawing 16] It is the timing chart showing record actuation of the 2nd of the equipment of drawing 14 .

[Drawing 17] It is the block diagram showing the 1st example of a configuration of the digital signal transmission system containing the digital signal recording apparatus using this invention.

[Drawing 18] It is the block diagram showing the 2nd example of a configuration of the digital signal transmission system containing the digital signal recording apparatus using this invention.

[Description of Notations]

2 -- Input-process circuit,

3 -- Selection circuitry,

4 -- Store circuit,

5 -- Record processing circuit,

6 -- Record amplifier,

7 -- Rotary head

8 -- Magnetic tape
9 -- Control information addition circuit,
10 -- Address control circuit,
11 -- ID generation circuit,
13 -- Timing generation circuit,
17 -- Reset circuit
27 -- Data storage area
40 -- Synchronizing signal,
41 -- ID information,
42 -- Data,
43 -- C1 parity,
50 -- Control information,
51 -- Packet,
52 -- Hour entry,
27 -- Packet,
70-73 -- Control information,
78 -- Control information,
80 -- Frame information,
81 -- Truck information,
83-87 -- Control information,
110 -- The number counting circuit of packets,
120 -- Error detection circuit,
160 -- Transmitter,
161 -- Receiver,
162 -- Recording device,
162 -- Coding network,
250 -- Control information,
251 -- Control information.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-203213

(43)公開日 平成8年(1996)8月9日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/12	1 0 2	9295-5D		
	1 0 3	9295-5D		
20/10	3 0 1 Z	7736-5D		
			H 0 4 N 5/ 92	H
			7/ 133	Z
審査請求 未請求 請求項の数14 O L (全 20 頁) 最終頁に続く				

(21)出願番号 特願平7-9535

(22)出願日 平成7年(1995)1月25日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 畑中 裕治

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所映像メディア研究所内

(72)発明者 岡本 宏夫

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所映像メディア研究所内

(72)発明者 尾鷲 仁朗

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所映像メディア研究所内

(74)代理人 弁理士 小川 勝男

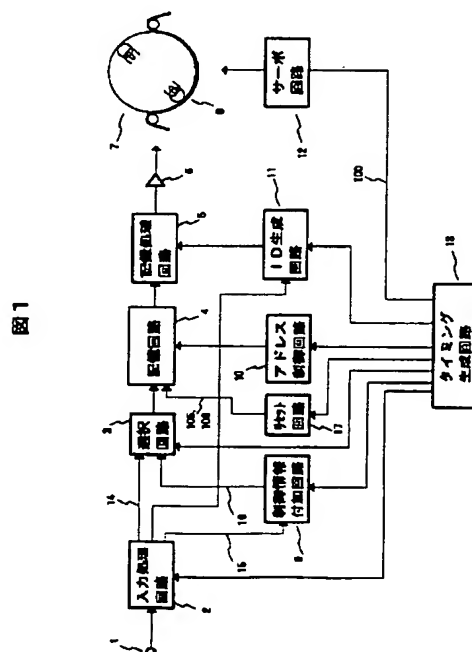
(54)【発明の名称】 デジタル信号記録装置

(57)【要約】

【目的】本発明の目的は、単位時間あたりに記録するパケット数が可変である場合にも対応可能なデジタル信号記録装置を提供することにある。

【構成】パケット単位のデジタル信号を入力する入力手段1と、入力手段1がパケット単位のデジタル信号を入力するたびにパケット情報を生成するパケット情報生成手段2と、入力手段1で入力したデジタル信号を一時記憶する記憶手段4と、記憶手段4記憶された信号を記録媒体8に記録する記録手段5と、特定周期ごとに、記憶手段4に記憶されたパケット情報をリセットするリセット手段17を設ける。

【効果】単位時間あたりに記録するパケット数が可変である場合、新たに入力されたパケットかどうかを確実に識別することができ、再生の異常データの出力を防止できる。



【特許請求の範囲】

【請求項1】 特定周期毎に n 個（ n は自然数）の packets 単位のデジタル信号を記録媒体に記録するデジタル信号記録装置において、上記特定周期内に m 個（ m は自然数、 $m \leq n$ の可変数）の packets を入力し、上記特定周期内に入力した m 個の packets であることを示すか又は上記特定周期内に入力した m 個の packets では無いことを示す packets 情報を、上記デジタル信号の一部と置き換えて上記記録媒体に記録するか、又は上記デジタル信号に付加して上記記録媒体に記録することを特徴とするデジタル信号記録装置。

【請求項2】 請求項1記載のデジタル信号記録装置において、上記 packets 単位のデジタル信号を入力する入力手段と、上記入力手段が上記 packets 単位のデジタル信号を入力するたびに上記 packets 情報を生成する packets 情報生成手段と、上記入力手段で入力した上記デジタル信号を一時記憶する記憶手段と、上記記憶手段に記憶された信号を上記記録媒体に記録する記録手段と、上記特定周期ごとに、上記記憶手段に記憶された上記 packets 情報をリセットするリセット手段からなることを特徴とするデジタル信号記録装置。

【請求項3】 請求項2記載のデジタル信号記録装置において、上記デジタル信号は、デジタル情報と上記デジタル情報に関連した情報である制御情報からなり、上記制御情報の一部又は全部を上記 packets 情報に置き換えるための制御情報変換手段を備え、上記制御情報変換手段の出力信号を上記記憶手段に記憶することを特徴とするデジタル信号記録装置。

【請求項4】 請求項1記載のデジタル信号記録装置において、上記デジタル信号は、デジタル情報と上記デジタル情報に関連した情報である制御情報からなり、上記 packets 単位のデジタル信号を入力する入力手段と、上記入力手段で入力した上記デジタル情報及び上記制御情報を一時記憶する記憶手段と、上記デジタル信号の入力に先立って、上記記憶手段の上記制御情報の記憶領域の信号を特定の値に変換する制御情報セット手段と、上記記憶手段に記憶された信号を上記記録媒体に記録する記録手段からなり、上記入力手段が上記デジタル信号を入力したとき、上記制御情報をそのまま上記記憶手段に記憶することを特徴とするデジタル信号記録装置。

【請求項5】 請求項4記載のデジタル信号記録装置において、上記制御情報は、上記入力手段に上記デジタル信号を出力した出力装置に関するフレーム情報又はトラック情報であることを特徴とするデジタル信号記録装置。

【請求項6】 特定周期毎に n 個（ n は自然数）の packets 単位のデジタル信号を記録媒体に記録するデジタル信号記録装置において、上記特定周期内に m 個（ m は自然数、 $m \leq n$ の可変数）の packets を入力し、上記記

録媒体上の m 番目までの packets 記録領域に入力された上記 m 個のデジタル信号を記録し、上記記録媒体上の $m+1$ 番目から n 番目までの packets の記録領域に、入力された上記 m 個までの packets の内のどれかを記録することを特徴とするデジタル信号記録装置。

【請求項7】 請求項6記載のデジタル信号記録装置において、上記 packets 単位のデジタル信号を入力する入力手段と、上記入力手段に入力された上記 packets の数を数える packets 計数手段と、上記入力手段で入力した上記デジタル信号を一時記憶する記憶手段と、上記記憶手段のアドレスを制御するアドレス制御手段と、記憶手段に記憶された信号を上記記録媒体に記録する記録手段からなり、上記アドレス制御手段は、上記記憶手段から上記記録手段に信号を読みだすとき、上記 m 番目までの packets 読みだし時は、書き込まれた m 個までの packets 記憶領域を読みだすように制御し、 $m+1$ 番から n 番目までの packets 読みだし時は、書き込まれた m 個の内のどれかの packets を読みだすように制御することを特徴とするデジタル信号記録装置。

【請求項8】 請求項1記載のデジタル信号記録装置において、上記デジタル信号は誤り検出用のパリティが付加されており、上記パリティにより入力した packets 単位のデジタル信号に誤りが有るか又は訂正不能であると判断したとき、上記特定周期内に入力した m 個の packets であることを示す上記 packets 情報を上記記録媒体に記録しないか、又は上記特定周期内に入力した m 個の packets では無いことを示す上記 packets 情報を上記記録媒体に記録することを特徴とするデジタル信号記録装置。

【請求項9】 請求項8記載のデジタル信号記録装置において、上記 packets 単位のデジタル信号を入力する入力手段と、上記入力手段が上記 packets 単位のデジタル信号を入力するたびに上記 packets 情報を生成する packets 情報生成手段と、上記入力手段で入力した上記パリティを用いて上記デジタル信号の誤りの訂正又は検出を行う誤り検出手段と、上記誤り検出手段で誤り訂正又は検出が行われた上記デジタル信号を一時記憶する記憶手段と、上記記憶手段に記憶された信号を上記記録媒体に記録する記録手段と、上記特定周期ごとに、上記記憶手段に記憶された上記 packets 情報をリセットするリセット手段からなり、上記 packets 情報生成手段は、上記誤り検出手段により上記デジタル信号に誤りがあるか又は訂正不能であると判断した場合、上記 packets 情報を生成しないことを特徴とするデジタル信号記録装置。

【請求項10】 請求項8記載のデジタル信号記録装置において、上記デジタル信号は、デジタル情報と上記デジタル情報に関連した情報である制御情報からなり、上記 packets 単位のデジタル信号を入力する入力手段と、上記入力手段で入力した上記パリティを用いて

上記デジタル信号の誤りの訂正又は検出を行う誤り検出手段と、上記誤り検出手段で誤り訂正又は検出が行われた上記デジタル情報及び上記制御情報を一時記憶する記憶手段と、上記デジタル信号の入力に先立って、上記記憶手段の上記制御情報の記憶領域の信号を特定の値に変換する制御情報セット手段と、上記記憶手段に記憶された信号を上記記録媒体に記録する記録手段からなり、上記入力手段が上記デジタル信号を入力したとき、上記誤り検出手段により上記デジタル信号に誤りが無いか又は誤り訂正が行われたとき、上記制御情報をそのまま上記記憶手段に記憶し、上記誤り検出手段により上記デジタル信号に誤りがあるか又は訂正不能であると判断したとき、上記制御情報を上記記憶手段に記憶しないことを特徴とするデジタル信号記録装置。

【請求項11】請求項8記載のデジタル信号記録装置において、上記パリティにより上記デジタル信号に誤りがあるか又は訂正不能であると判断されたパケットのデジタル信号を、誤りが無いか又は誤り訂正が行われたパケットのデジタル信号に置き換えて上記記録媒体に記録することを特徴とするデジタル信号記録装置。

【請求項12】請求項1～請求項5又は請求項8～請求項10のいずれか1に記載のデジタル信号記録装置において、上記デジタル信号を特定の信号に置き換えるためのデータ変換手段を備え、上記特定周期内に入力した m 個のパケットでは無いと判断されたパケットの信号を上記特定の信号に置き換えて上記記録媒体に記録することを特徴とするデジタル信号記録装置。

【請求項13】特定周期毎に n 個（ n は自然数）のパケット単位のデジタル信号を記録媒体に記録するデジタル信号記録装置において、上記特定周期内に m 個（ m は自然数、 $m \leq n$ の可変数）のパケットを入力し、 m 番目または $m+1$ 番目または $m+1$ 番目以降のパケットの上記デジタル信号の一部を入力終了を示す終了信号と置き換えて上記記録媒体に記録するか、又は上記終了信号を上記デジタル信号に付加して上記記録媒体に記録することを特徴とするデジタル信号記録装置。

【請求項14】請求項13記載のデジタル信号記録装置において、上記デジタル信号は、デジタル情報と上記デジタル情報に関連した情報である制御情報からなり、上記制御情報の一部又は全部を上記終了信号に置き換えるための制御情報変換手段を備えたことを特徴とするデジタル信号記録装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、デジタル信号を記録するデジタル信号記録装置に関し、特にパケット単位で伝送されるデジタル圧縮映像信号を記録するのに好適な記録装置に関するものである。

【0002】

【従来の技術】回転ヘッドを用いて磁気テープ上にディ

ジタル圧縮映像信号を記録するデジタル信号記録装置が、特開平5-174496号に記載されている。本装置を用いて、図16に示した伝送システムにより、受信器161で受信した、送信器160からのパケット単位のデジタル圧縮映像信号を記録、再生することが可能である。

【0003】図16において、160は送信器、161は受信器、162は記録装置、163は映像出力端子、164は圧縮回路、165は符号化回路、166は変調回路、167は復調回路、168は誤り検出回路、169はスイッチ、170は伸長回路、175は情報源である。本システムでは、送信器160の情報源175に記憶されているデジタル情報を圧縮回路164を用いてデジタル圧縮を行い、符号化回路165で誤り検出、訂正用のパリティを付加し、変調回路166で変調処理を施して送信する。受信器161では、復調回路167で受信した信号を復調し、誤り検出回路168で誤りの検出、訂正を行う。記録装置162に記録する場合は、信号線172に誤り検出、訂正された信号を送り記録を行う。受信された映像を直接見る場合は、スイッチ169を誤り検出回路168の出力172を、記録装置162に記録された映像を見る場合は、スイッチ169を記録装置の出力173を選択し、それぞれの信号を伸長回路170に送る。伸長回路170では、圧縮回路164で圧縮された信号を基の映像信号に戻し、映像出力端子163より出力する。なお、圧縮回路164は、もし情報源175に記憶されている信号が、あらかじめ圧縮されている場合は不要となるので、点線で示してある。

【0004】

【発明が解決しようとする課題】一般に、送信器160に接続される受信器161は複数個あるので、信号を送信する場合、ある特定の受信器用の識別コード、時間情報等を付加し、任意の時間間隔で、パケット単位にバースト的に出力する。そのため、単位時間あたりに伝送されるパケット数は可変となる。

【0005】また、上記伝送デジタル圧縮信号は、伝送時にノイズ等のため、伝送誤りが生じる可能性があり、そのため、一般に符号化回路165により誤り検出、訂正用の誤り訂正符号が付加されている。受信器161の誤り検出検出回路168で訂正不能と判断された場合、そのパケットの信号を信号線172に出力を停止し、無信号とする場合もあり、信号線172に出力される単位当たりのパケット数は、更に変化することが考えられる。この場合、出力停止されたパケットについては、その前後のパケットに付加されている時間情報から、パケットが抜けていることを検出できるようになっている。

【0006】上記従来装置では、単位時間当たりに記録するパケット数が可変である場合については、考慮されていない。したがって、もし k 番目の単位時間で m 個の

パケットが入力され、 $k+1$ 番目の単位時間で n ($n < m$) 個のパケットが入力された場合、 $k+1$ 番目の単位時間において、 $m-n$ 個分のパケットは k 番目のパケットがそのまま記録されてしまう。

【0007】また、誤り検出回路168での検出結果を、信号線174で示したように、フラグとして記録装置162に出力することも考えられる。更に、図17に示した様に、受信器161と記録装置162の伝送誤りの対策として、符号化回路180を設け、信号線181に出力される信号に新たにパリティが付加されることも考えられる。

【0008】上記従来装置では、これらのフラグ、パリティ等への対応については考慮されていない。

【0009】本発明の目的は、単位当たり記録するパケット数が可変である場合、及び伝送中における誤り状況を示すフラグ等が付加されて伝送される場合にも対応可能なデジタル信号記録装置を提供することにある。

【0010】

【課題を解決するための手段】上記目的は、パケット単位のデジタル圧縮映像信号を記録するデジタル信号記録装置において、パケット単位のデジタル信号を入力する入力手段と、上記入力手段が上記パケット単位のデジタル信号を入力するたびに上記パケット情報を生成するパケット情報生成手段と、上記入力手段で入力した上記デジタル信号を一時記憶する記憶手段と、上記記憶手段に記憶された信号を上記記録媒体に記録する記録手段と、特定周期ごとに、上記記憶手段に記憶された上記パケット情報をリセットするリセット手段を設けることにより達成できる。

【0011】また、入力されるデジタル信号が、デジタル情報とデジタル情報に関連した情報である制御情報からなる場合、デジタル信号の入力に先立って、上記記憶手段の上記制御情報の記憶領域の信号を特定の値に変換する制御情報セット手段を設けてもよい。

【0012】また、入力手段で入力したパリティを用いて上記デジタル信号の誤りの訂正又は検出を行う誤り検出手段を設けてもよい。

【0013】

【作用】リセット手段により、単位周期内におけるすべてのパケット情報をいったんリセットしておいてから、デジタル信号の入力とパケット情報の書き込みを行うことにより、入力されなかった部分のパケット情報は、リセットされたままとなる。入力された部分のパケット情報は、パケット情報生成手段によって生成されたパケット情報が書き込まれるので、確実に有効パケットと、無効パケットの識別を行うことが可能となる。

【0014】また、逆に制御情報セット手段により、制御情報を、本来使用しない特定の値に書換えを行ってから、デジタル情報と、制御情報の書き込みを行うことにより、入力されなかった領域の制御情報は、特定の値

のままとなりので、同様に有効パケットと、無効パケットの識別が行える。

【0015】また、誤り検出手段により、誤りがあると判断されたパケットは、入力されなかった無効パケットと同様の処理を行うことにより、再生時に有効パケットとして出力されるのを防止することが可能となる。

【0016】

【実施例】以下、本発明の実施例を図面を用いて説明する。

【0017】図1は、本発明を用いた第1の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。本装置は、図16及び図17で示した記録装置162に相当するものである。図1において、1は信号入力端子、2は入力処理回路、3は選択回路、4は記憶回路、5は記録処理回路、6は記録アンプ、7は回転ヘッド、8は磁気テープ、9は制御情報付加回路、10はアドレス制御回路、11はID生成回路、12はサーボ回路、13はタイミング生成回路、17はリセット回路である。

【0018】また、図2は磁気テープ8に記録される信号の記録パターンであり、23は音声信号等の付加情報記録領域、27はデジタル圧縮映像信号を記録するデータ記録領域、31は時間情報、プログラム情報等のサブコードを記録するサブコード記録領域、22、26、30はそれぞれの記録領域のプリアンプル、24、28、32はそれぞれの記録領域のポストアンプル、25、29はそれぞれの領域の間のギャップ、21、33はトラック端のマージンである。このように、各領域にプリアンプル、ポストアンプル、ギャップを設けておくことにより、それぞれの領域を独立にアフレコを行うことができる。もちろん、付加情報記録領域23、データ記録領域27に、音声信号、デジタル圧縮映像信号以外の信号を記録してもよい。

【0019】図3に、データ記録領域に記録される信号のブロック構造を示す。1ブロックは、ブロックの先頭を示す同期信号(2バイト)、パケット構造等を示すID4(4バイト)、195バイトからなるデータ195、及び9バイトの誤り訂正用のパリティからなる。また、図4は、ID41の構成を示したものであり、2ビットの領域コード44、6ビットのトラックアドレス45、8ビットのフレームアドレス46、8ビットのIDデータ47、8ビットの誤り検出用のパリティからなる。

【0020】まず、図1の装置の動作について説明する。

【0021】信号入力端子1より、図16に示した受信装置161から、後述するパケット構造を持つデジタル圧縮映像信号を入力し、入力処理回路2でパケット構造等の判断を行い、選択回路3を介して記憶回路4に記憶される。その際、入力されるデジタル圧縮映像信号

はパケット単位で伝送されるが、単位時間あたりに伝送されるパケット数は一定ではなく、可変となる。そこで、単位時間（本装置では、回転ヘッドが180°回転する時間。1トラックと呼ぶ。）あたりに伝送されてくるパケットの数をIDデータ47に記録しておき、再生時に不要な信号を出力しないように制御が可能となるようにしておく。入力処理回路2は、1トラック内に伝送されるパケットの数を計数し、ID生成回路11に送る。記憶回路4に記憶された信号は、記録処理回路5でパリティ43が付加され、更にID生成回路11で生成されたID41、同期信号40を付加して、変調処理を施した後、記録アンプ6を介して、回転ヘッド7により、磁気テープ8に記録される。

【0022】以上のように、1トラックの入力パケット数が可変であるのに対し、IDデータ47にパケット数を記録することにより対応しているが、再生時に、エラー等により、IDデータ47を誤検出し、出力するパケットの数を誤る可能性もある。記録時は、記憶回路4には入力された信号しか記憶されず、前トラックより入力パケット数が少ない場合は、前トラックに入力された信号がそのまま残ってしまい、磁気テープ8に記録されるので、再生時にこのようなエラーが生じた場合、上記の前トラックの信号を出力してしまうことになる。そこで本装置では、パケットごとに、入力されたことを示すパケットフラグを記録しておくことにより、再生時に各パケットごとの有効性が判断できる。このパケットフラグについて説明する。

【0023】図5～図8に（a）は、受信装置161から出力されるデジタル圧縮映像信号のパケット構造を示す。本装置では、多種類のパケット構造をもつデジタル圧縮映像信号の記録に対応可能としている。

【0024】図5のパケット構造では、1パケット当たり195バイトからなり、先頭3バイトは、データの内容、記録時間、コピー制御情報等を示す制御情報50である。この場合、1パケットのバイト数が、図3に示した1ブロック当たりのデータ数と等しいため、3バイトの制御情報50を含めた195バイトのデータを1ブロックとして記録する。しかし、制御情報50には未使用領域があるので、ここに上記したパケットフラグを書き込む。その結果、図5（b）に示した様に、図3におけるデータ42の先頭3バイトは、パケットフラグを含んだ制御情報250として記録される。

【0025】図9に、記録タイミングを示す。トラック識別信号100は、1周期で回転ヘッド7が1回転する時間を示し、タイミング生成回路13で生成され、サーボ回路12により、回転ヘッド7の回転数が制御される。同図では、トラック区間1で3パケット、トラック区間2で7パケット、トラック区間3で2パケット、トラック区間4で4パケットの入力が行われたときの動作を示している。また、記憶回路4は、2個のバンクを持

っており、1トラックごとに選択回路3を介した入力信号の書き込みと、記録処理回路5への読みだしを交互に行う。図9では、RAM-A、RAM-Bがそれぞれ1個のバンクに相当し、トラック区間1、3ではRAM-Aが書き込み、RAM-Bが読みだし、また、トラック区間2、4ではRAM-Aが読みだし、RAM-Bが書き込みとなっている。

【0026】入力処理回路2のパケットカウンタ101（各トラックの先頭で0にクリアされる）により、入力されるパケットの数を数える。また、パケットが入力される毎に書き込みパケットフラグ103が、入力処理回路2で生成され、制御情報付加回路9により、制御情報50に付加され制御情報250を得る。制御情報50が記憶回路4に記憶されるタイミングにおいて、選択回路3は制御情報付加回路9を選択することにより、制御情報250が制御情報50に置き換わって記憶される。すべてのパケットフラグは、リセット回路17により、各トラックごとにクリアしておくことにより、パケットフラグは、新たに入力された新しいパケットにのみ付加されることになる。次のトラック区間において、記録処理回路5への読みだしが行われるが、入力されたパケット数を越した分を読みだす場合、パケットフラグは付加されていないので、前のトラック以前に記憶された古いパケットと、新しいパケットとを識別することが可能となる。その後、他のデータと同一の処理を経て、磁気テープ8に記録される。なお、パケットフラグのリセットは、図9の105の様に、各パケットの読みだし後、すぐに制御情報250のパケットフラグに関する部分をクリアしてもよいし、106のように各トラックの最後にクリア区間を設けて、全パケットに対するパケットフラグをリセットしてもよい。再生時には、各パケットごとの制御情報250を検出することにより、出力するパケットと、出力しないパケットを完全に識別することができる。更に、制御情報250は、図5（b）に示した様に、パリティ43等により、誤り検出、訂正が可能であるので、ID41の有効パケット数のみによる判断に比べ、信頼性が極めて向上する。

【0027】図6は、制御情報50が4バイト、伝送されてきた時間を示す時間情報3が3バイト、パケットデータが188バイトの計195バイトで入力される場合を示したものである。この場合も、パケットバイト数とブロックバイト数が一致しているので、1パケット＝1ブロックとして記録を行う。また、パケットフラグは制御情報251の中に書き込むことにより、図5の場合と同様の処理を行えばよい。

【0028】図7は、3バイトの時間情報52と1バイトの制御情報78と140バイトのパケットデータ79の計144バイトで1パケットを構成する場合を示す。この場合、パケットバイト数とブロックバイト数が異なるので、同図（b）に示した様に、4パケットを3プロ

ックにわたって記録する。その際、各ブロックのデータの先頭には、図5と同様、3バイトの制御情報50を置き、残りの192バイト分の領域に144バイトのデータを配置する。パケットフラグは、制御情報70、71、72及び73に書き込むことにより、各パケットに1個のフラグを割り当てる。タイミング生成回路13により、第1ブロック、第2ブロック、第3ブロックにおける、各制御情報の書き込みタイミングを判断して、選択回路3の制御を行うことにより、パケットフラグを記憶回路4に書き込む。

【0029】図8は、4ビットのフレーム情報80と4ビットのトラック情報81と77バイトのパケットデータ82の計78バイトで1パケットを構成する場合を示す。この場合は、5パケットを2ブロックにわたって記録する。その際、ブロックごとの制御情報50を記録せず、78バイトのデータを順に2ブロックに配置する。図8(b)における制御情報83～87は、ここでは、同図(a)における、フレーム情報80及びトラック情報81であるので、パケットフラグを付加することはできない。そこで、図9におけるフラグリセット105又は106において、リセット回路17を用いて、制御情報83～87等を、実際には存在しない、特定の値に書き込みを行う。パケットフラグ書き込みでは、入力された信号をそのまま、記憶回路4に記憶する。これにより、古いパケットに対するフレーム情報80及びトラック情報81は特定の値として磁気テープ8に記録されるので、再生時に、フレーム情報80及びトラック情報81の異常を検出することにより、有効なパケットと無効なパケットを識別することが可能となる。

【0030】以上述べたように、各パケットに対して、新たに入力されたパケットか、以前に入力された古いパケットかを識別するフラグを記録することにより、入力パケット数を示すID41のみを用いる場合より、信頼性を向上することができる。また、このフラグは、各パケットに対して付加される必要があるので、1ブロックに対し1個付加されているID41を用いると、図7及び図8で示したパケット構造を持つ信号を記録するときには、使用不可能なので、本発明のように制御情報を用いなければならない。

【0031】また、パケットフラグを用いずに、入力されない分のパケットの記録領域に、入力済パケットを多重書きする方法も考えられる。以下、この方法を第2の実施例として説明する。

【0032】図10は、本発明を用いた第2の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。本装置は、パケット数計数回路110により、1トラック間に入力されるパケットの数を数え、その数を越した分の記憶回路4の読みだし時に、アドレス制御回路10を制御して、既に入力されたパケットの信号を再び読みだすことにより、多重書きを行うものである。

【0033】図11は、図10の装置の記録動作を示すタイミング図であり、図9の場合と同じ数のパケット入力が行われたときのものである。トラック区間1で3個のパケット入力が行われたとすると、パケット計数回路110によりその数がカウント、保持される。同時に3個のパケットが、記憶回路4に記憶される。次のトラック区間2において、読みだしが行われる。その際、3個のパケット読みだしは通常に行われるが、4個目以降は、アドレス制御回路10の制御により、既に読みだされた3個のパケットを再び読みだす。図11では、RAM-A104のトラック区間2において、*と書かれている部分がこの再読みだしを示している。なお、この読みだしは、最後の3個目のパケットを繰り返し読みだしてもよいし、1個目のパケットに戻って再び2個目、3個目と繰り返ししてもよい。以下、トラック区間3では、2個のパケット入力が行われているので、トラック区間4の読みだしは、3個目以降が再読みだし動作となる。

【0034】以上のように、パケットフラグを用いず、入力されたパケットのみを多重書きすることにより、再生時に、ID情報41を誤検出して、出力数を誤っても、有効パケットのみ出力されるので、問題が生じなくなる。更に、同じパケット信号を多重書きするので、もし1個のパケット部分が再生不良を起こしても、多重書きされた部分の出力が可能となるので、更に信頼性を向上させることができる。また、記録時における、パケットフラグのリセット等の処理を行う必要がなくなる。

【0035】また、本システムでは、図17に示した様に、受信器161と記録装置162との間の伝送エラーに対応するため、符号化回路180を設けて、誤り訂正用のパリティが付加されて伝送される場合も考えられる。図12はこの場合に対応するための第3の実施例に係わるデジタル信号記録装置の構成を示すブロック図であり、図1の装置に誤り検出回路120を追加したものである。この場合、もし誤り検出回路120で入力パケットの誤りが検出された場合、パケットフラグの記憶回路4への書き込みを停止し、無効パケットとして処理する必要がある。

【0036】図13は、図12の記録動作を示したタイミング図であり、図9と同一の入力パケット数の時のものである。ただし、パケット入力101で示したパケットの内、黒く塗りつぶしてあるところ130及び134は、誤り検出回路120で、訂正不能の誤りが検出されたパケットであることを示している。不良パケット130を記憶回路4に書き込む際、誤り検出回路120から制御情報付加回路9を制御して、パケットフラグを制御情報へ付加するのを停止させる。図13では、書き込みパケットフラグ103において、破線で示した131がこのパケットフラグの付加の停止を示している。これにより、トラック区間2におけるRAM-Aの読みだし104において、太線で示した132のパケットに対する

パケットフラグは付加されていないので(読みだしパケットフラグ107において、破線で示した133)、再生時に、無効パケットと識別でき、出力を停止することが可能となる。同様に、トラック区間2で入力された不良パケット134に対しても、135~137で示した処理が行われる。また、制御情報付加回路9により、ID41には、入力されたパケット数から誤り検出回路120で検出された不良パケットの数を除いた数が記録される。

【0037】また、図14は、図12と同様、誤り訂正用のパリティが付加されて伝送される場合で、パケットフラグを用いない時の、第4の実施例に係わるデジタル信号記録装置の構成を示すブロック図であり、図10の装置に誤り検出回路120を追加したものである。この場合、誤り検出回路120で不良パケットを検出した場合、記憶回路4への書き込みを停止する必要がある。図15は、この場合の記録動作を示したタイミング図である。図13と同様、誤り検出回路120で検出された不良ブロックを黒いパケット150及び151で示している。誤り検出回路120で、誤り訂正が不能と判断された場合、パケット数計数回路110のパケット計数を停止させ、同時にアドレス制御回路10を制御して、パケットアドレスの更新を停止させる。これにより、次のパケットの書き込みは、不良パケットが記憶された領域に上書きされることになり、不良パケットをとばして書き込みがなされる。同時に、ID41のパケット数も、不良パケットの分を除いた数が記録されるので、結果的に不良パケットは入力されなかったものとして、記録することが可能となる。これにより、誤り検出回路120で検出された不良パケットの出力を、完全に防止できる。

【0038】また、本システムにおいては、図16の破線174で示した様に、受信器161の誤り検出回路168から、訂正不能フラグが入力される場合も考えられる。この場合、図12、図14における誤り検出回路120からの検出結果に、上記誤り検出回路168からの訂正不能フラグの結果を加えて同様の処理を行えばよい。

【0039】また、第1の実施例では、トラックごとにパケットフラグをリセットしておき、パケットが入力されるたびに、パケットフラグを記憶回路4に書き込むとしたが、これとは逆に、トラックごとに、制御情報の一部又は全部を特定の値にセットしておき、パケットが正常に入力された場合、入力された制御情報をそのまま記憶回路4に上書きすることによっても、全く同様の効果を得ることができる。この場合、再生時には、未入力部分又は、誤り検出回路120により不良と判断されたパケットの制御情報が、特定の値を持つことにより、無効パケットであると判断できる。

【0040】また、第1の実施例及び第3の実施例で

は、パケットフラグとして、入力された制御情報の一部を用いていたが、磁気テープ上にパケットフラグを挿入する領域を確保可能なときは、パケットフラグを各パケットデータに付加して記録してもよい。この場合、選択回路3は不要となり、制御情報付加回路9から直接記憶回路4に書き込みを行うか、ID生成回路11を用いて付加すればよい。

【0041】また、以上の処理は行わず、各トラックにおける最後の有効パケット又は、最後の有効パケットの次の無効パケットの制御情報にエンドフラグを記録しても良い。例えば、図16のタイミング図において、RAMのパケット読みだしにおける最後の有効パケット300、302、304または無効パケット301、303、305のパケットの制御情報の一部に制御情報付加回路9を用いて、エンドフラグを付加する。なお、この処理は、図1の回路における選択回路3を用いて、パケットフラグの付加と同様にして行うか、ID生成回路11を用いて、記憶回路4から読みだされた信号の制御情報の一部をエンドフラグに置き換えてもよい。さらに、各トラックにおける最後の有効パケットの次の無効パケットのパケットデータ(例えば301、303、305)を特定データに書き換えてもよい。記憶回路4への書き込み時に、最終トラックであるかどうかの判断は困難であるので、記憶回路4からの読みだし時に操作できる、上記の方法が、容易に実行できる。再生時に、これらのエンドフラグ、特定データを判別することにより、有効パケット領域の最後、又は無効パケット領域の最初を検出することができる。なお、トラック上に記録できる最大のパケット数を入力したときは、最後の有効パケットの次の無効パケットのエンドフラグ記録、または特定データへの書き換えは行われない。また、最後の入力パケットが、誤り検出回路120により、不良パケットと判断されたときは、図16、パケット150の処理のように、その前の有効パケットが最後のパケットとして処理される。

【0042】なお、有効パケットと無効パケットの識別方法として、毎トラックごと、パケットの入力に先立って、記憶回路4の全パケットデータ領域をクリアしておくことも考えられるが、記憶回路4のアクセス回数が極めて増加するので、本発明を用いた方が良く、また、第1の実施例及び第3の実施例では、無効パケットについて、パケットフラグを付加するのみであり、パケット信号51はそのまま記録していたが、無効パケットでは、パケット信号51を特定の信号に変換してから記録を行ってもよい。これにより、更に有効パケットと無効パケットの識別の信頼性を向上できる。

【0043】なお、以上では、磁気テープに記録する場合を例にして説明したが、ディスク等を用いた場合も同様に本発明を実施可能である。この場合、トラック周期としては、ディスク1回転の周期としたり、1映像フレ

ーム周期とすればよい。また、受信器 161 と、記録装置 162 を別の装置としていたが、記録装置 162 の中に復調回路 167、誤り検出回路 168 を設けてもよい。

【0044】

【発明の効果】本発明によれば、パケット単位のデジタル圧縮映像信号を記録する装置において、単位時間当たり記録するパケット数が可変である場合、新たに入力されたパケットかどうかを確実に識別することができ、再生の異常データの出力を防止できる。また、伝送中における誤り状況を示すフラグ等が付加されて伝送される場合にも、誤りが検出されたパケットを無効パケットとして処理できるので、伝送誤りによる御動作を防ぐことができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。

【図 2】本デジタル信号記録装置の記録フォーマットを示す構成図である。

【図 3】ブロックフォーマットを示す構成図である。

【図 4】ID のフォーマットを示す構成図である。

【図 5】第 1 の入力データのパケット構成図及び記録するときのブロック構成図である。

【図 6】第 2 の入力データのパケット構成図及び記録するときのブロック構成図である。

【図 7】第 3 の入力データのパケット構成図及び記録するときのブロック構成図である。

【図 8】第 4 の入力データのパケット構成図及び記録するときのブロック構成図である。

【図 9】図 1 の装置の記録動作を示すタイミング図である。

【図 10】本発明の第 2 の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。

【図 11】図 10 の装置の記録動作を示すタイミング図である。

【図 12】本発明の第 3 の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。

【図 13】図 12 の装置の記録動作を示すタイミング図である。

【図 14】本発明の第 4 の実施例に係わるデジタル信号記録装置の構成を示すブロック図である。

【図 15】図 14 の装置の第 1 の記録動作を示すタイミング図である。

【図 16】図 14 の装置の第 2 の記録動作を示すタイミング図である。

【図 17】本発明を用いたデジタル信号記録装置を含むデジタル信号伝送システムの第 1 の構成例を示すブロック図である。

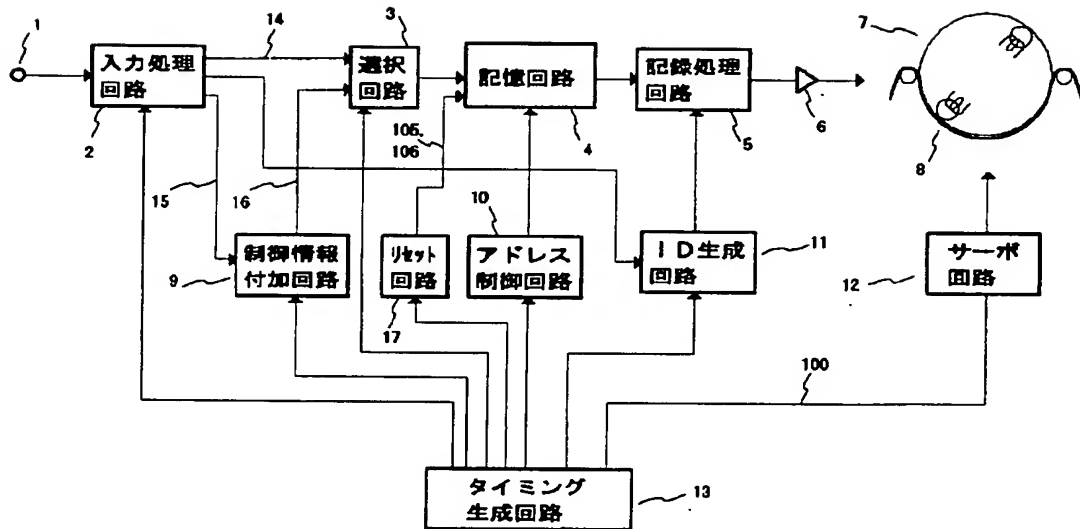
【図 18】本発明を用いたデジタル信号記録装置を含むデジタル信号伝送システムの第 2 の構成例を示すブロック図である。

【符号の説明】

2…入力処理回路、
3…選択回路、
4…記憶回路、
5…記録処理回路、
6…記録アンプ、
7…回転ヘッド、
8…磁気テープ、
9…制御情報付加回路、
10…アドレス制御回路、
11…ID 生成回路、
13…タイミング生成回路、
17…リセット回路、
27…データ記録領域、
40…同期信号、
41…ID 情報、
42…データ、
43…C1 パリティ、
50…制御情報、
51…パケット、
52…時間情報、
27…パケット、
70～73…制御情報、
78…制御情報、
80…フレーム情報、
81…トラック情報、
83～87…制御情報、
110…パケット数計数回路、
120…誤り検出回路、
160…送信器、
161…受信器、
162…記録装置、
162…符号化回路、
250…制御情報、
251…制御情報。

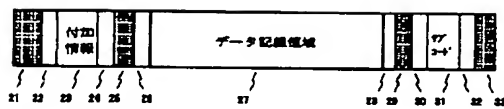
【図1】

図1



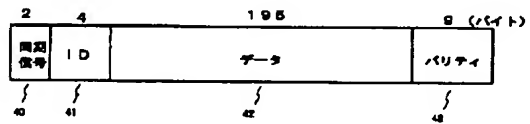
【図2】

図2



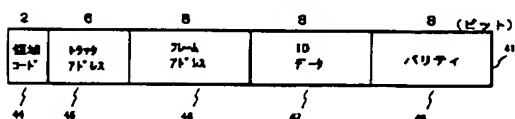
【図3】

図3



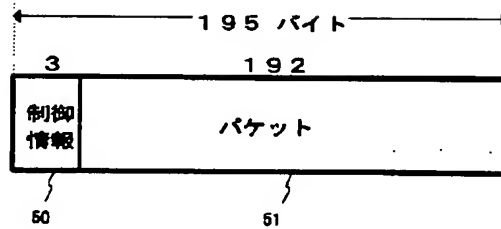
【図4】

図4

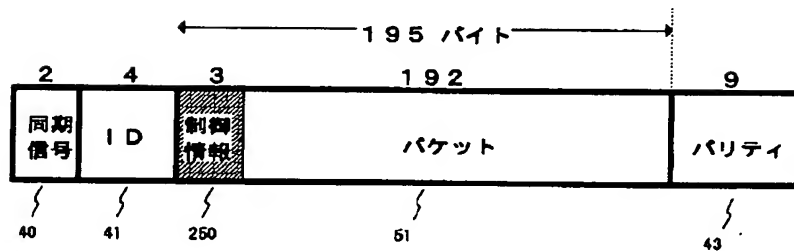


【図5】

図5



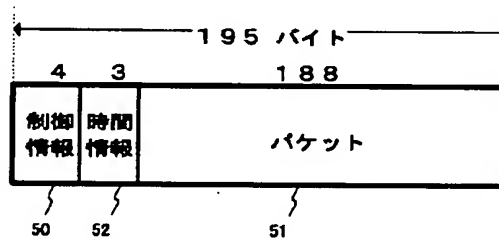
(a) パケットフォーマット



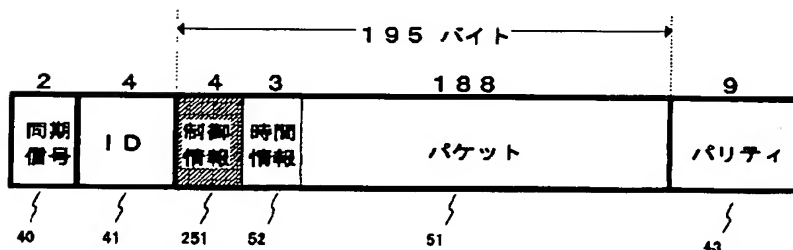
(b) ブロックフォーマット

【図6】

図6



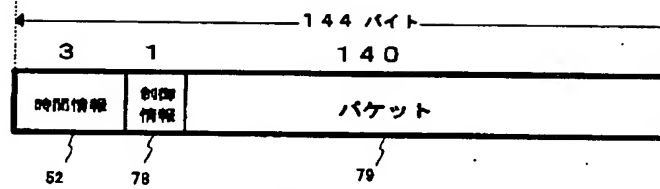
(a) パケットフォーマット



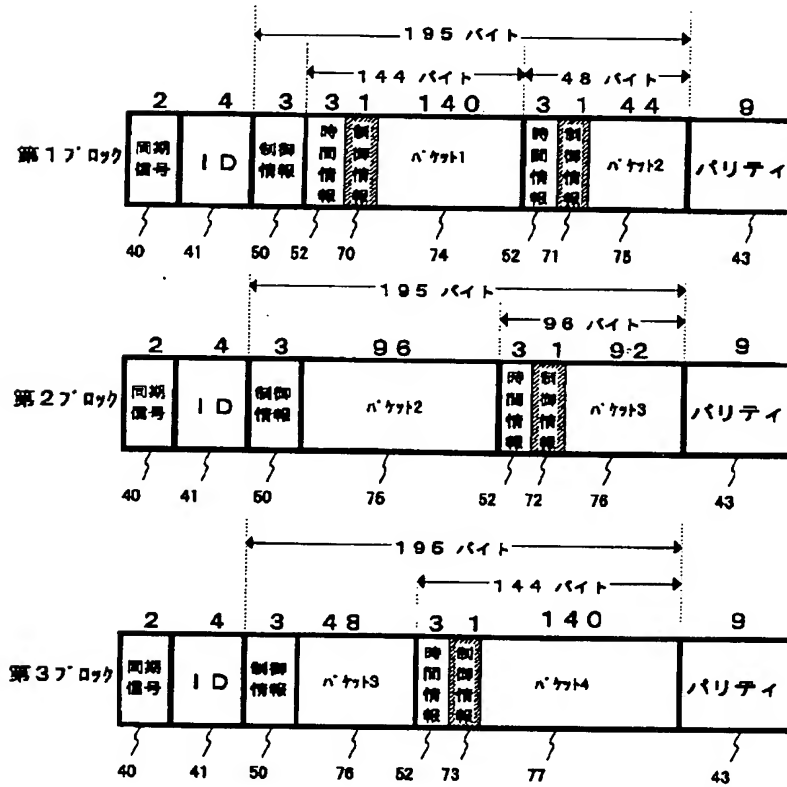
(b) ブロックフォーマット

【図7】

図7



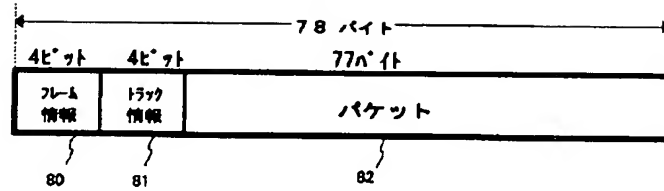
(a) パケットフォーマット



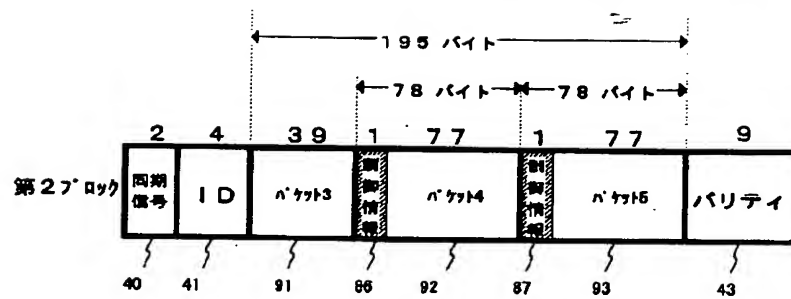
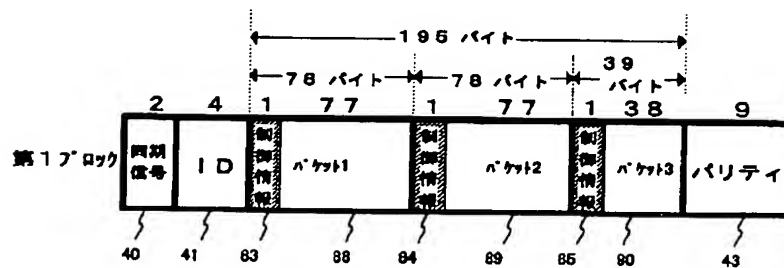
(b) ブロックフォーマット

【図8】

図8

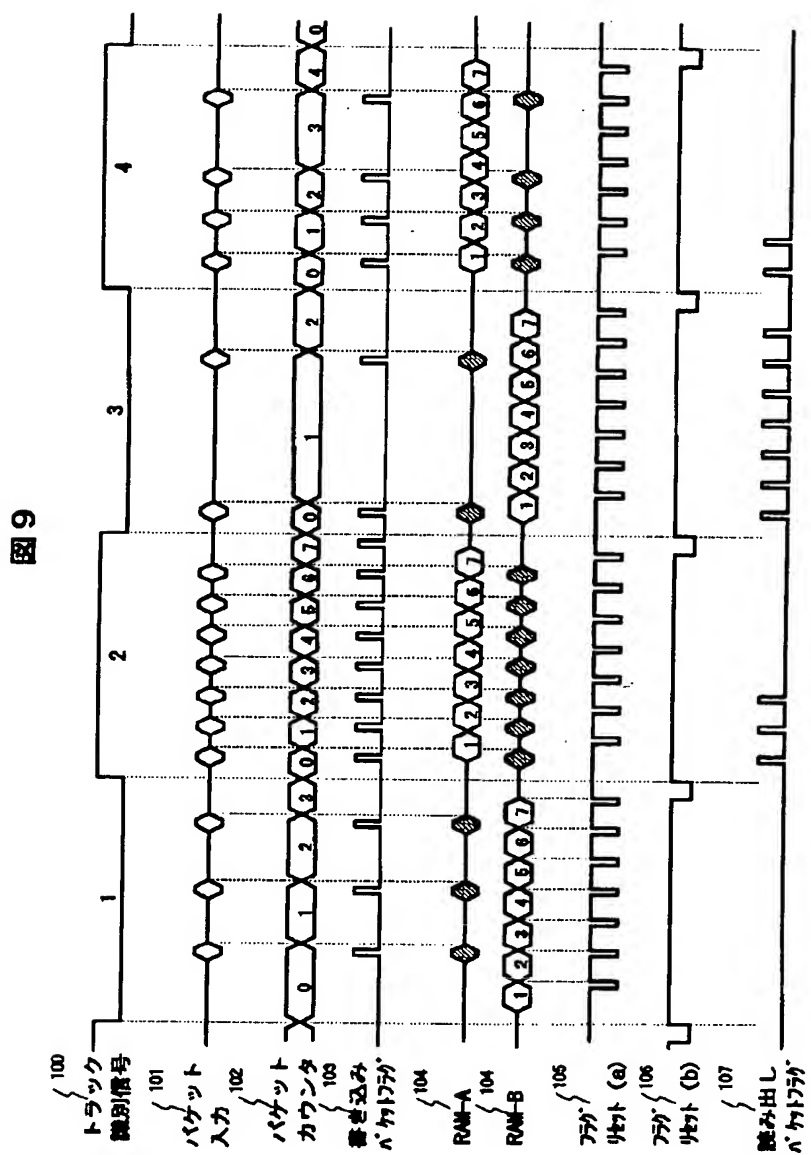


(a) パケットフォーマット



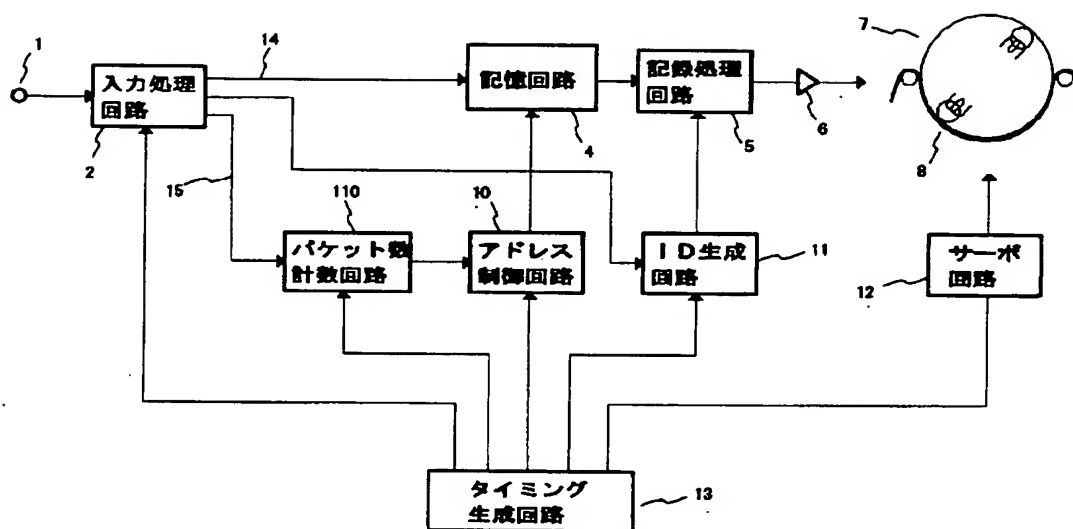
(b) ブロックフォーマット

【図9】



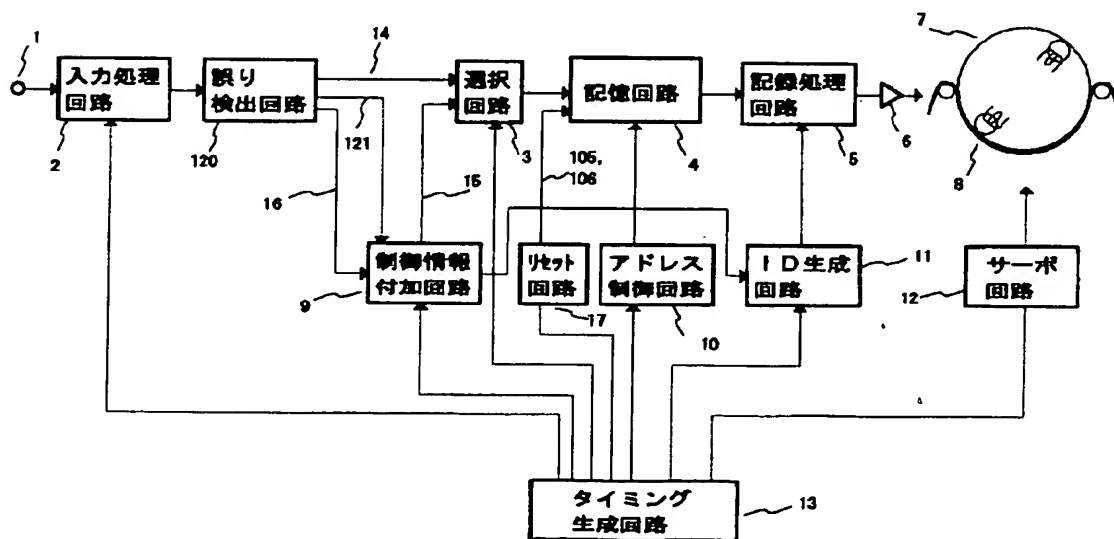
【図10】

図10

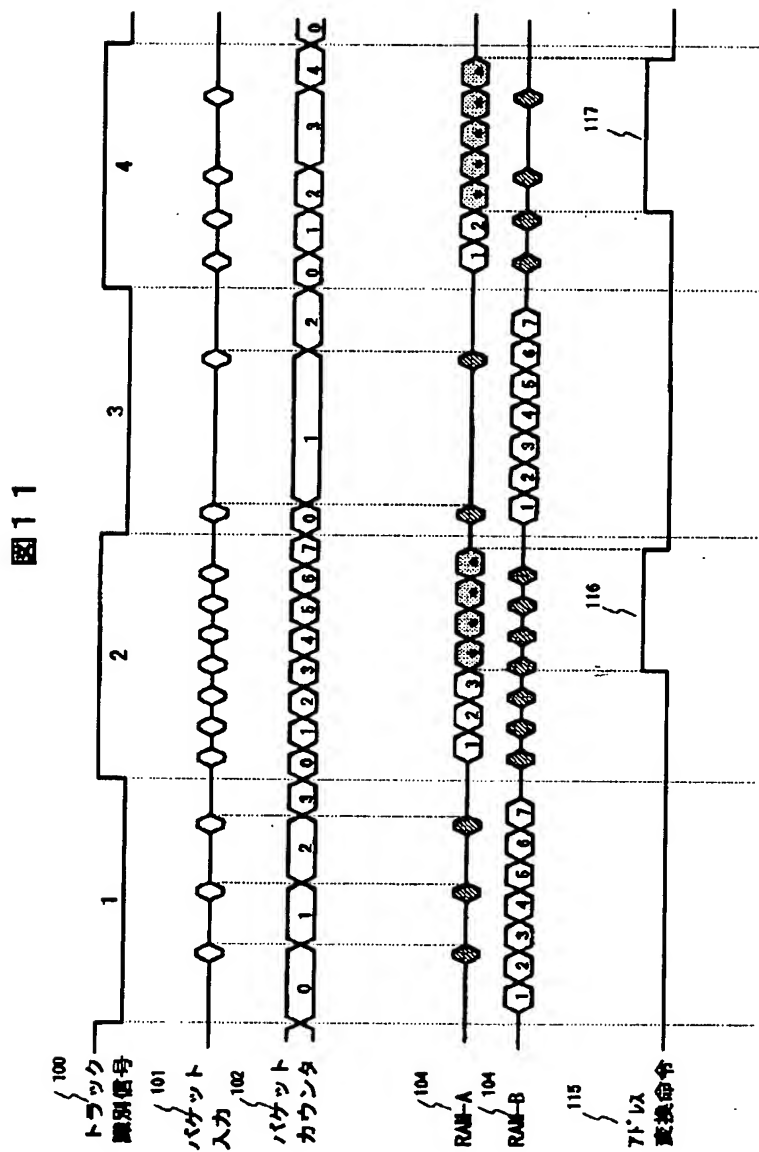


【図12】

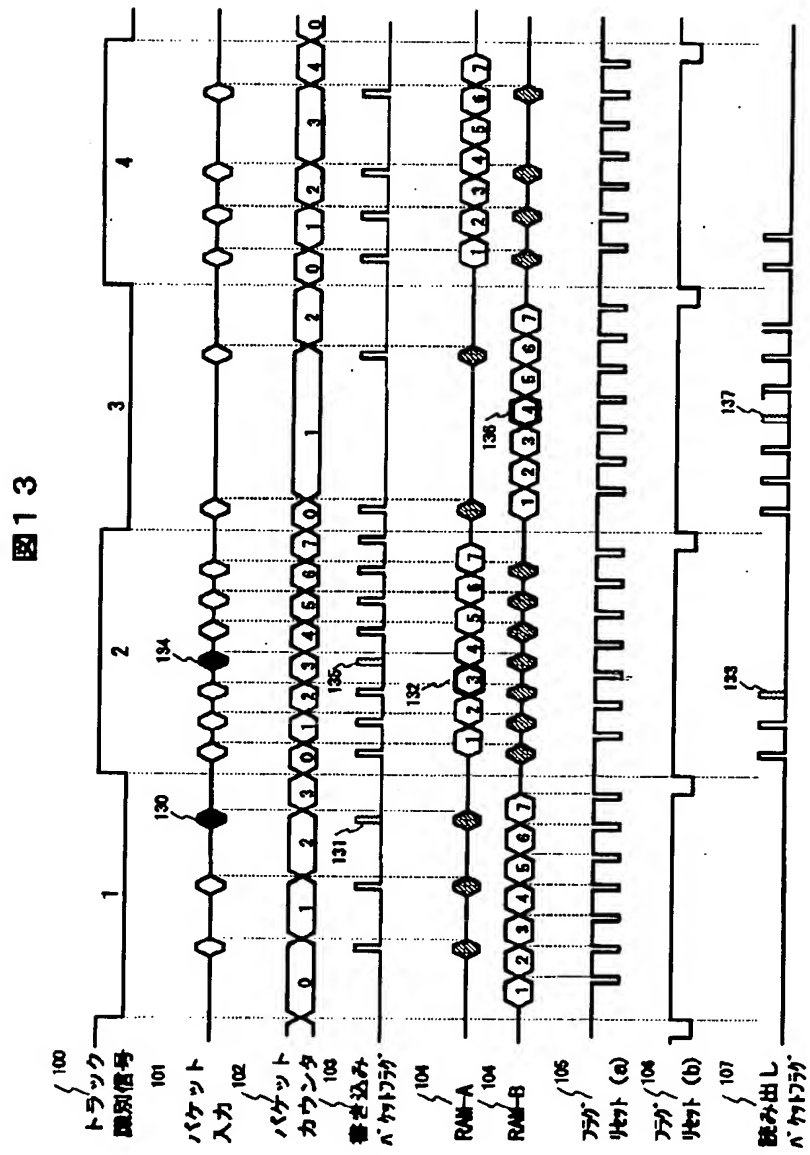
図12



【図11】

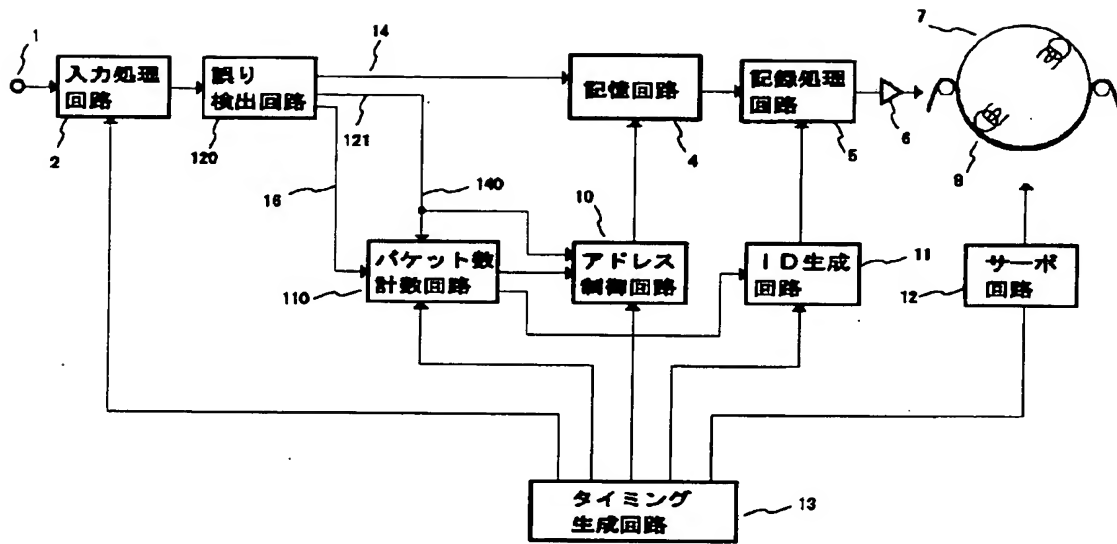


【図13】



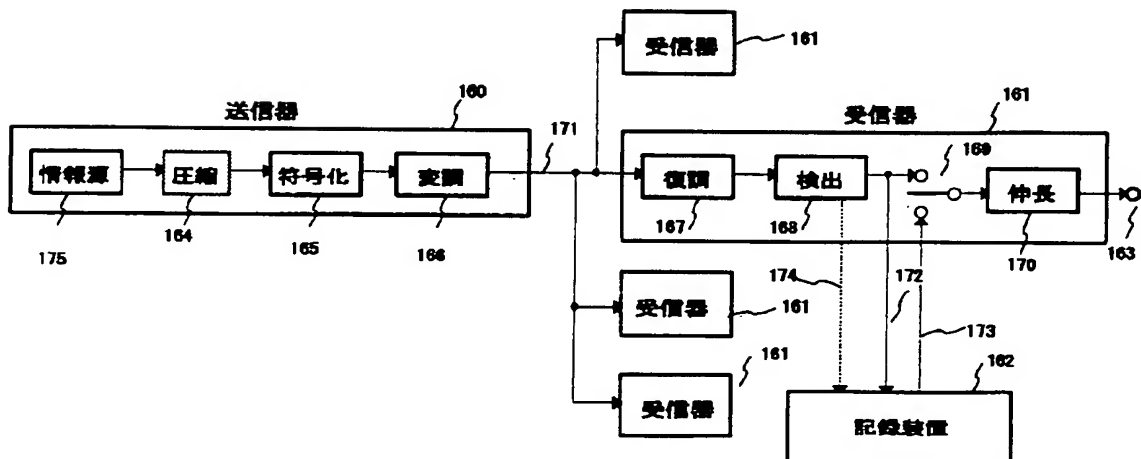
【図14】

図14

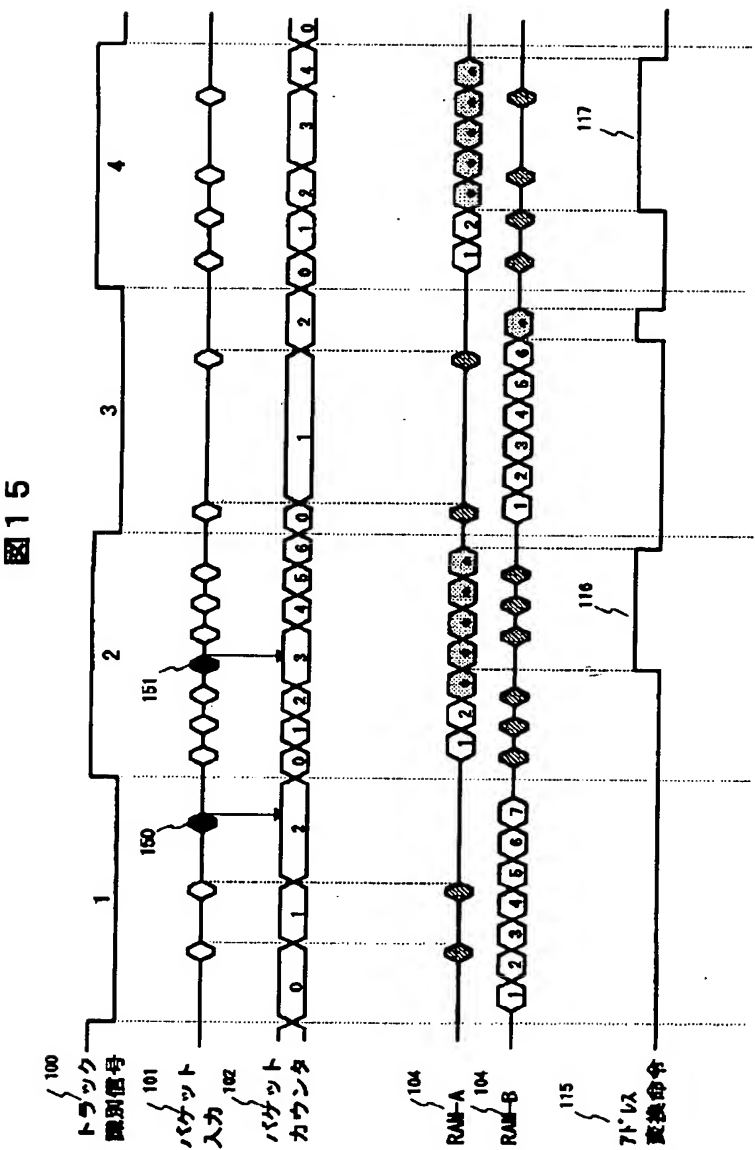


【図17】

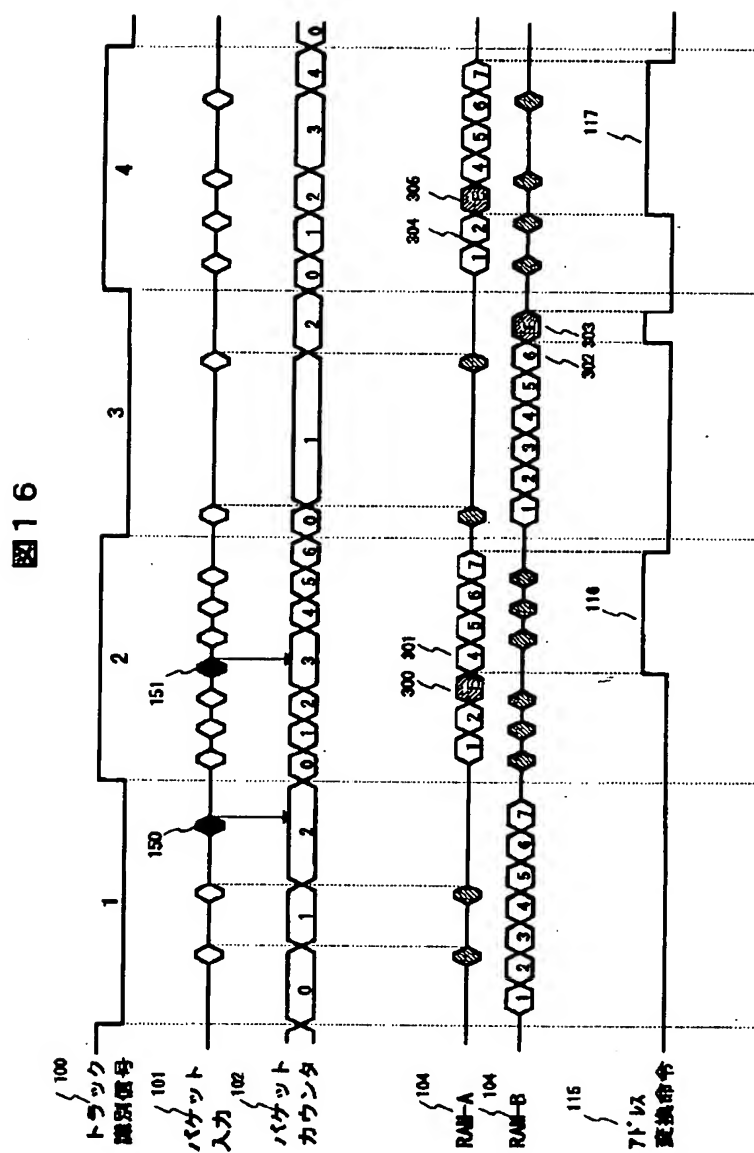
図17



【図15】

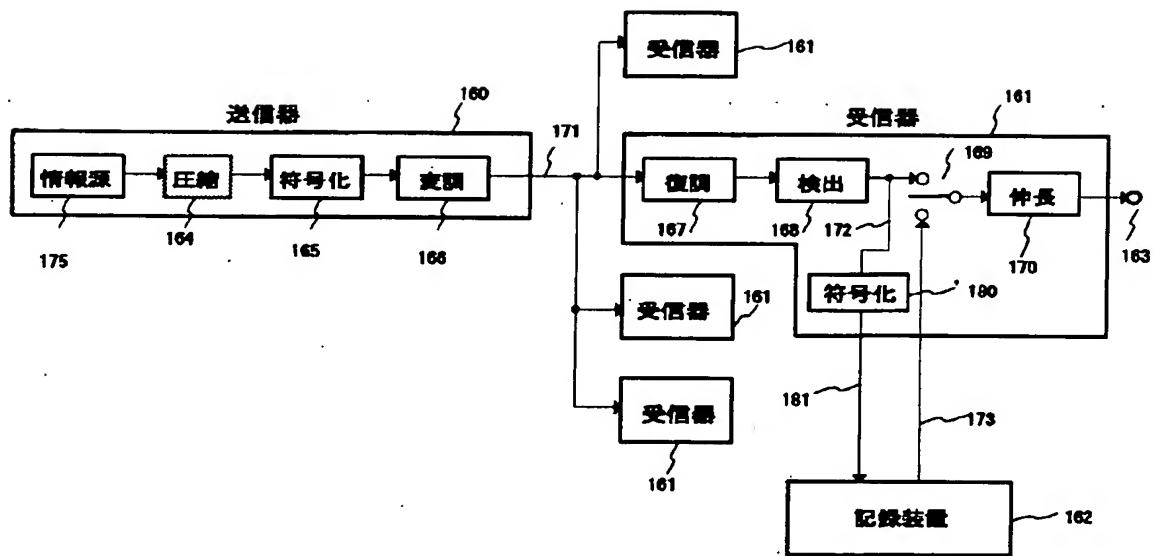


【図16】



【図 18】

図 18



フロントページの続き

(51) Int. Cl. 6

G 1 1 B 20/18

H 0 4 N 5/92

7/30

識別記号 庁内整理番号

5 3 2 B 9558-5D

5 7 4 B 9558-5D

F I

技術表示箇所